

(10) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-307050

(43) 公開日 平成9年(1997)11月28日

(51) Int. Cl. ⁴	識別記号	庁内整理番号	FI	技術表示箇所
H01L 23/50			H01L 23/50	D H

審査請求 未請求 請求項の数7 OL (全6頁)

(21) 出願番号 特願平8-119167
 (22) 出願日 平成8年(1996)5月14日

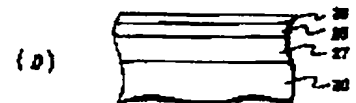
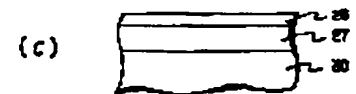
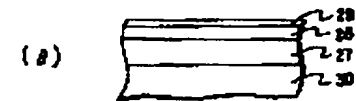
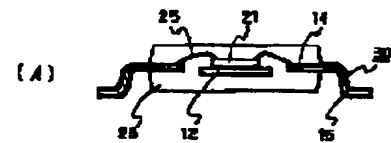
(71) 出願人 000002185
 ソニー株式会社
 東京都品川区北品川6丁目7番35号
 (72) 発明者 森城 和人
 東京都品川区北品川6丁目7番35号 ソニ
 ー株式会社内
 (72) 発明者 南 俊彦
 東京都品川区北品川6丁目7番35号 ソニ
 ー株式会社内
 (72) 発明者 銀川 広昭
 東京都品川区北品川6丁目7番35号 ソニ
 ー株式会社内
 (74) 代理人 弁理士 尾川 秀昭

(54) 【発明の名称】 リードフレームとこれを用いた半導体装置

(57) 【要約】

【課題】 リードフレームのチップ搭載部とインナーリードのワイヤボンディング部における接着性等の良好性を維持しつつ、アウターリード部分の半田濡れ性の向上を図ると共に、リードの封止樹脂との密着性を高める。

【解決手段】 銅又は銅合金を素材30として用いたリードフレームの最表面を、チップ搭載部及びインナーリードのワイヤボンディング部については、金或いは銀メッキ皮膜29(39)で、封止樹脂26により封止されるチップ搭載部裏面及びインナーリード部裏面については、パラジウム又はパラジウム合金膜28で、アウターリード15の少なくとも半田付け部分については、金メッキ皮膜29で形成することとする。



27... マッキ下地層
 28... パラジウム又はその合金膜
 29... 金メッキ皮膜
 30... 銅系素材

【特許請求の範囲】

【請求項1】 銅又は銅合金を主成分とする金属を素材として用いたリードフレームにおいて、上記素材の表面に全面的に、直接に又は下地メッキ層を介してパラジウム又はパラジウム合金膜を形成し、チップ搭載部及びインナーリード表面のパラジウム或いはパラジウム合金膜上に金或いは銀からなるメッキ皮膜を形成してなることを特徴とするリードフレーム。

【請求項2】 銅又は銅合金を主成分とする金属を素材として用いたリードフレームにおいて、上記素材のチップ搭載部表面及びインナーリード表面に直接に又は下地メッキ層を介して金又は銀メッキ皮膜を形成し、上記チップ搭載部の裏面と、インナーリードの少なくともワイヤ接合部の裏面に、直接に又は下地メッキ皮膜を介してパラジウム又はパラジウム合金膜を形成してなることを特徴とするリードフレーム。

【請求項3】 アウターリードの少なくとも半田付け部分表面上に、最表面層として金メッキ皮膜を形成してなることを特徴とする請求項1又は2記載のリードフレーム。

【請求項4】 銅又は銅合金を主成分とする金属を素材として用いたリードフレームにおいて、上記素材の表面に全面的に、直接に又は下地メッキ層を介して金メッキ皮膜を形成し、チップ搭載部の裏面とインナーリードの少なくともワイヤ接合部の裏面の金メッキ皮膜上にパラジウム又はパラジウム合金膜を形成してなることを特徴とするリードフレーム。

【請求項5】 銅又は銅合金を主成分とする金属を素材として用いたリードフレームにおいて、上記素材の表面に全面的に、直接に又は下地メッキ層を介して銀メッキ皮膜を形成し、チップ搭載部の裏面とインナーリードの少なくともワイヤ接合部の裏面の銀メッキ皮膜上にパラジウム又はパラジウム合金膜を形成してなることを特徴とするリードフレーム。

【請求項6】 リードフレームのアウターリードの全面に金メッキ皮膜を形成してなることを特徴とする請求項5記載のリードフレーム。

【請求項7】 請求項1、2、3、4、5又は6記載のリードフレームを用いたことを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、銅又は銅合金を素材として用いたリードフレームと、そのリードフレームを用いた半導体装置に関する。

【0002】

【従来の技術】半導体装置用リードフレームとして、一

般に、銅又は銅合金を素材とし、そのチップ搭載部及びインナーリード部に銀メッキを施したものが用いられている。そして、チップボンディング、ワイヤボンディング、樹脂封止が終了した後に、アウターリード部分に半田メッキ処理を施し、しかる後、リードフレームの不要部分を切断し、個々の半導体装置を分離するということが行われる。

【0003】また、特公昭63-49382号公報には、チップ搭載部とワイヤボンディングのいずれか一方又は両方の表面にパラジウム又はパラジウム合金を被覆した半導体装置用リードフレームが紹介されている。そして、特開平5-109958号公報には、半田濡れ性を高めるべく、少なくともアウターリード部分上に、銀、金等の貴金属メッキ皮膜を形成することが紹介されている。

【0004】

【発明が解決しようとする課題】ところで、従来の一般的な技術、即ち、チップ搭載部及びインナーリード部に銀メッキを施したものをリードフレームとして用い、リードフレームへのチップボンディング、ワイヤボンディング、樹脂封止を行った後、リードフレームの不要部分のカット前にアウターリード部分に半田メッキを施すという技術によれば、メッキの形成を、リードフレームの製造段階と、半導体装置の製造の略終了段階との2つの全く異なる段階で行う必要があり、そのため、製造コストの増大を招き、半導体装置の低価格下を阻む大きな要因になっていた。

【0005】それに対して、特公昭63-49382号公報に紹介された技術は、リードフレームの製造段階で、即ち、リードフレーム成形後の段階で、リードフレームのチップ搭載部、ワイヤボンディング部及び外部リードにパラジウム又はその合金をメッキすることとすると、パラジウム又はパラジウム合金は半田付け性が良好なので、樹脂封止後リードフレームの不要部分カット前に半田付け性向上のためのメッキ処理を施す必要性が無いという利点を有する。従って、製造工数の低減を図ることができるという大きな利点がある。

【0006】しかしながら、この特公昭63-49382号公報に紹介された技術は、パラジウムが、一般的に知られているように、腐蝕作用が大きく、有機物の吸着を行うという性質を有し、そのため、アウターリードにおいて良好な半田濡れ性が得られないという問題があった。尤も、前述の特開平5-109958号公報に記載された技術に従ってアウターリードに銀のメッキ皮膜を形成することとした場合には半田濡れ性が向上するといえるが、しかし、そうすると他の問題が生じてしまう。先ず、銀のメッキ皮膜を形成することとした場合には、銀の特性上、硫化の問題が発生し、著しく製品の価値を低下させるだけでなく、従来から問題となっていた銀マイグレーションの発生するおそれがある。

【0007】また、銀ではなく金のメッキ皮膜を形成することとした場合には、確かにアウターリード部分においては半田濡れ性が向上するので、好ましい。

【0008】しかし、金は酸化性がほとんど無く酸化皮膜が形成されないため、封止樹脂との接着性が低いという問題を有する。即ち、リードフレームは樹脂封止される部分においては表面が少し酸化された方が封止樹脂との接着性が高くなるので好ましく、リードフレームの表面に形成される普通のメッキ膜では薄い酸化皮膜が形成され、封止樹脂との必要な接着性が略得られるのが普通であるが、しかし、金は化学的安定性が高く、酸化皮膜がほとんど形成されないため、必要な接着性が得られないのである。

【0009】また、特公昭63-49382号公報の技術のように、チップ搭載部12に直接に又はメッキ下地層を介してパラジウム又はパラジウム合金膜を形成した場合、チップとチップ搭載部との接合強度が従来のように銀メッキ皮膜を形成した場合に比較して低下するという問題があった。

【0010】本発明はこのような問題点を解決すべく為されたものであり、リードフレームのチップ搭載部とインナーリードのワイヤボンディング部における接着性等の良好性を維持しつつ、アウターリード部分の半田濡れ性の向上を図ると共に、リードの封止樹脂との密着性を高めることを目的とする。

【0011】

【課題を解決するための手段】本発明は、銅又は銅合金を素材として用いたリードフレームの最表面を、チップ搭載部及びインナーリードのワイヤボンディング部については、銀或いは金メッキ皮膜で、封止樹脂により封止されるチップ搭載部裏面及びインナーリード部裏面については、パラジウム又はパラジウム合金膜で、アウターリードの少なくとも半田付け部分については、金メッキ皮膜で形成することとするものである。本発明によれば、チップ搭載部及びインナーリードの最表面は、金又は銀という貴金属により形成したので、接合強度等を従来通り強くし、信頼性、組立性について低下を伴うおそれがない。

【0012】そして、封止樹脂により封止されるチップ搭載部裏面及びインナーリード部裏面については、最表面がパラジウム或いはその合金膜であるので、組立工程において表面に酸化皮膜が形成され、表面状態が粗面となるので、樹脂封止した場合には、封止樹脂との密着性が良くなり、延いては信頼性が高くなる。

【0013】また、アウターリード部分の最表面を金メッキ皮膜により形成することによって、半田濡れ性が高まるので、半田付け性が向上する。

【0014】そして、当然のことながら、樹脂封止後リードフレームの不要部分カット前にメッキをする工程を不要にできるので、工数の低減を図ることもできる。

【0015】しかして、本発明によれば、工数の削減による半導体装置の低価格化と、組立工程における品質の安定化、信頼性の向上、半田付け性の向上を同時に図ることができる。

【0016】

【発明の実施の形態】以下、本発明を図示実施の形態に従って詳細に説明する。

【0017】図1(A)乃至(D)は本発明の第1の実施の形態を示すもので、(A)はリードフレームを用いた半導体装置の断面図、(B)はリードフレームのチップ搭載部及びワイヤボンディング部の表面におけるメッキ皮膜構造を示す断面図、(C)はチップ搭載部裏面及びインナーリード裏面のメッキ皮膜構造を示す断面図(裏面が上になっている)、(D)はアウターリードの少なくとも半田付けをすべき部分表面のメッキ皮膜構造を示す断面図であり、図2は該リードフレームの平面図である。

【0018】図面において、11はガイドレール部、12はチップ搭載部、13はチップ搭載部12を支持する支持部、14はインナーリード、15はアウターリード、16は各アウターリード間を繋ぐタイバーである。この図2に示すリードフレームは、銅又は銅合金からなる金属板をエッチング或いはプレス加工することにより形成される。そして、その後エッチング或いはプレス加工後、メッキ処理される。このメッキに関しては、後で詳細に説明する。

【0019】メッキ処理後、チップ搭載部12に半導体チップ21がボンディングされ、該半導体チップ21の各電極と、それに対応するインナーリード14との間がワイヤ25によりボンディングされる。その後、半導体チップ21、チップ搭載部12、インナーリード14及びワイヤ25が樹脂26により封止される。そして、その後、リードフレームの不要部分がカットされ、各半導体装置が独立すると共に、各アウターリード15も互いに独立する。図1(A)はその状態の概略を示している。

【0020】ところで、本実施の形態の特徴は、リードフレームの表面のメッキにあり、場所によってメッキ皮膜構造が異なっている。それについて図1(B)乃至(D)に従って詳細に説明する。図面において、30は銅又は銅合金からなる素材、27は素材30の表面に形成されたメッキ下地層で、ニッケルからなり、厚さは例えば約0.5 μ m程度である。このメッキは例えば3A/cm²程度の直流電流(電流値一定)をメッキ電流として供給することにより行われ、その結果、緻密な膜質で、表面が平滑なメッキ膜が得られる。従って、ピンホール等の欠陥が生じにくい。これは、素材とメッキ最表面層との間の局部電池を発生しにくくする要因になり、延いては局部電池による腐食の進行を抑制する要因になる。

【0021】28はメッキ下地層27の表面に形成されたパラジウム或いはパラジウム合金からなるメッキ皮膜で、例えば約0.05 μ m程度の厚さを有する。29はパラジウム或いはパラジウム合金からなるメッキ皮膜28上に形成された金皮膜で、例えば約0.005 μ m程度の厚さを有する。

【0022】そして、チップ搭載部12及びインナーリード部14の少なくともワイヤがボンディングされる部分の表面のメッキ皮膜構造は、図1(B)に示すように素材30の表面にニッケル等の下地メッキ層27を形成し、該膜27の表面にパラジウム又はパラジウム合金からなるメッキ皮膜28を形成し、該膜28表面には金メッキ皮膜29を形成した構造であり、最表面が金という極めて化学的安定性の高く、電気抵抗の小さい貴金属で形成されているので、極めてチップ、ワイヤの接続性が良好で、高信頼度のチップボンディング、ワイヤボンディングができる。

【0023】次に、チップ搭載部12の表面及びインナーリード部14の裏面のメッキ皮膜構造は、図1(C)に示すように素材30の表面にニッケル等の下地メッキ層27を形成し、該膜27の表面にパラジウム又はパラジウム合金からなるメッキ皮膜28を形成した構造であり、裏面(裏面は上になる)の最表面がパラジウム又はパラジウム合金からなるので、組立工程において表面に酸化皮膜が形成され、表面状態が粗面となる。従って、樹脂封止したとき、封止樹脂との密着性が良くなり、延いては信頼性が高くなる。

【0024】次に、アウターリード15の少なくとも半田付けの為される部分の表面のメッキ皮膜構造は、図1(D)に示すように素材30の表面にニッケル等の下地メッキ層27を形成し、該膜27の表面にパラジウム又はパラジウム合金からなるメッキ皮膜28を形成し、該膜28表面には金メッキ皮膜29を形成した構造であり、最表面が金という極めて半田濡れ性の良好な金属からなるので、半導体装置を例えばプリント基板等に実装する場合の半田付け性が良好となる。

【0025】図3(A)乃至(C)は本発明の第2の実施の形態を示す断面図であり、(A)はリードフレームのチップ搭載部及びワイヤボンディング部の表面におけるメッキ皮膜構造を、(B)はチップ搭載部裏面及びインナーリード裏面のメッキ皮膜構造を、(C)はアウターリードの少なくとも半田付けをすべき部分表面のメッキ皮膜構造を示す。尚、図3(B)は裏面が上側になっている。第3の実施の形態以降の実施の形態を示す図4(B)、図5(B)、図6(B)、図7(B)においても同様である。

【0026】本実施の形態は第1の実施の形態とは、チップ搭載部及びワイヤボンディング部の表面における最表面が銀メッキ皮膜(39)からなる点でのみ相違し、それ以外の点では共通する。そして、共通する点につい

ては既に説明済みなので、その説明は省略し、相違する点についてのみ説明する。

【0027】図3において、39はリードフレームのチップ搭載部及びワイヤボンディング部のパラジウム又はその合金皮膜28の表面に形成された銀メッキ皮膜で、厚さが例えば1 μ mである。

【0028】本実施の形態によれば、リードフレームのチップ搭載部及びワイヤボンディング部の最表面が銀という電気抵抗の小さい貴金属で形成されているので、極めてチップ、ワイヤの接続性が良好で、高信頼度のチップボンディング、ワイヤボンディングができる。

【0029】図4(A)乃至(C)は本発明の第3の実施の形態を示す断面図であり、(A)はリードフレームのチップ搭載部及びワイヤボンディング部の表面におけるメッキ皮膜構造を、(B)はチップ搭載部裏面及びインナーリード裏面のメッキ皮膜構造を、(C)はアウターリードの少なくとも半田付けをすべき部分表面のメッキ皮膜構造を示す。本実施の形態は第1の実施の形態とは、チップ搭載部及びワイヤボンディング部の表面と、アウターリード部分15におけるメッキ皮膜構造がニッケル等の下地メッキ層27上にパラジウム又はパラジウム合金からなるメッキ皮膜28を介すること無く最表面を成す金メッキ皮膜29が形成されている点でのみ相違する。

【0030】このように、チップ搭載部及びワイヤボンディング部と、アウターリード部分15の最表面を成す金メッキ皮膜29をニッケル等の下地メッキ層27上に直接形成する態様でも本発明を実施することができる。尚、本実施の形態は第1の実施の形態とは、これ以外の点では共通し、その共通する点については既に説明済みなので、その説明は省略する。尚、チップ搭載部裏面及びインナーリード裏面のメッキ皮膜構造は、第1、第2の実施の形態と同じで、やはり最表面はパラジウム又はパラジウム合金からなるメッキ皮膜28により形成されている。

【0031】図5(A)乃至(C)は本発明の第4の実施の形態を示す断面図であり、(A)はリードフレームのチップ搭載部及びワイヤボンディング部の表面におけるメッキ皮膜構造を、(B)はチップ搭載部裏面及びインナーリード裏面のメッキ皮膜構造を、(C)はアウターリードの少なくとも半田付けをすべき部分表面のメッキ皮膜構造を示す。本実施の形態は図4に示す第3の実施の形態とは、チップ搭載部及びワイヤボンディング部の最表面が金メッキ皮膜ではなく銀メッキ皮膜39により形成されている点でのみ相違するに過ぎない。

【0032】本実施の形態によれば、リードフレームのチップ搭載部及びワイヤボンディング部の最表面が銀という電気抵抗の小さい貴金属で形成されているので、極めてチップ、ワイヤの接続性が良好で、高信頼度のチップボンディング、ワイヤボンディングができること第2

の実施の形態の場合と同じである。

【0033】図6(A)乃至(C)は本発明の第5の実施の形態を示す断面図であり、(A)はリードフレームのチップ搭載部及びワイヤボンディング部の表面におけるメッキ皮膜構造を、(B)はチップ搭載部裏面及びインナーリード表面のメッキ皮膜構造を、(C)はアウターリードの少なくとも半田付けをすべき部分表面のメッキ皮膜構造を示す。本実施の形態は、素材30の表面にニッケルメッキからなるメッキ下地27を全面的に形成し、更に、該メッキ下地27表面に全的に金メッキ皮膜29を形成し、そして、チップ搭載部裏面及びインナーリード表面上にパラジウムあるいはその合金からなるメッキ皮膜28を形成してなるものである。

【0034】本実施の形態によれば、リードフレームのチップ搭載部及びワイヤボンディング部の最表面が金という電気抵抗の小さい貴金属で形成されているので、極めてチップ、ワイヤの接続性が良好である。そして、チップ搭載部裏面及びインナーリード表面上にはパラジウムあるいはその合金からなるメッキ皮膜28が形成されているので、樹脂封止したとき、封止樹脂との密着性が良くなり、延いては信頼性が高くなる。

【0035】そして、アウターリードは最表面が金メッキ皮膜29からなり、金は半田濡れ性が良好なので、半田付け性が良好である。

【0036】図7(A)乃至(C)は本発明の第6の実施の形態を示す断面図であり、(A)はリードフレームのチップ搭載部及びワイヤボンディング部の表面におけるメッキ皮膜構造を、(B)はチップ搭載部裏面及びインナーリード表面のメッキ皮膜構造を、(C)はアウターリード表面のメッキ皮膜構造を示す。

【0037】本実施の形態は、図6に示す第5の実施の形態とは、素材30の表面に全面的に形成されたメッキ下地27上に全面的に形成するメッキ皮膜を銀メッキ皮膜39にし、そして、アウターリードの表面に全面的に金メッキ皮膜29を形成した点で相違するが、それ以外の点では共通する。

【0038】本実施の形態によれば、リードフレームのチップ搭載部及びワイヤボンディング部の最表面が銀という電気抵抗の小さい貴金属で形成されているので、極めてチップ、ワイヤの接続性が良好である。また、アウターリードの最表面には金メッキ皮膜29を形成したので、銀メッキ皮膜39を用いた場合に生じる銀マイグレーションの問題を回避することができる。そして、アウターリードの最表面が金メッキ皮膜29なので半田付け性が良好である。

【0039】また、チップ搭載部裏面及びインナーリード表面上にはパラジウムあるいはその合金からなるメッキ皮膜28が形成されているので、樹脂封止したとき、封止樹脂との密着性が良くなり、延いては信頼性が高くなる。

【0040】尚、上記各実施の形態においては、パラジウムあるいはその合金からなるメッキ被膜28、金メッキ被膜29、銀メッキ被膜39は、ニッケル等のメッキ下地27を介して、つまり下地膜として形成されているが、メッキ下地27を介することなく素材30に直接形成するようにしても良い。

【0041】

【発明の効果】本発明によれば、チップ搭載部及びインナーリードの最表面は、金、銀又はパラジウム若しくはパラジウム合金の如き貴金属により形成したので、接続強度等を強くすることができ、信頼性、組立性について低下を伴うおそれがない。

【0042】そして、封止樹脂により封止されるチップ搭載部裏面及びインナーリード部表面については、最表面がパラジウム或いはその合金膜であるので、組立工程において表面に酸化皮膜が形成され、樹脂封止した場合には、封止樹脂との密着性が良くなり、延いては信頼性が高くなる。

【0043】また、アウターリード部分の最表面を金メッキ皮膜により形成することによって、半田濡れ性が高まるので、半田付け性が向上する。

【0044】そして、当然のことながら、樹脂封止後リードフレームの不要部分カット前にメッキをする工程を不要にできるので、工数の低減を図ることもできる。

【0045】しかして、本発明によれば、工数の削減によるリードフレーム自身及びそれを用いた半導体装置の低価格化と、組立工程における品質の安定化、信頼性の向上、半田付け性の向上を同時に図ることができる。

【図面の簡単な説明】

【図1】(A)乃至(D)は本発明の第1の実施の形態を示すもので、(A)はリードフレームを用いた半導体装置の断面図、(B)はリードフレームのチップ搭載部及びワイヤボンディング部の表面におけるメッキ皮膜構造を示す構造を示す断面図、(C)はチップ搭載部裏面及びインナーリード表面のメッキ皮膜構造を示す断面図、(D)はアウターリードの少なくとも半田付けをすべき部分表面のメッキ皮膜構造を示す断面図である。

【図2】第1の実施の形態のリードフレームを示す平面図である。

【図3】(A)乃至(C)は本発明の第2の実施の形態のリードフレーム各部の断面構造を示す断面図である。

【図4】(A)乃至(C)は本発明の第3の実施の形態のリードフレーム各部の断面構造を示す断面図である。

【図5】(A)乃至(C)は本発明の第4の実施の形態のリードフレーム各部の断面構造を示す断面図である。

【図6】(A)乃至(C)は本発明の第5の実施の形態のリードフレーム各部の断面構造を示す断面図である。

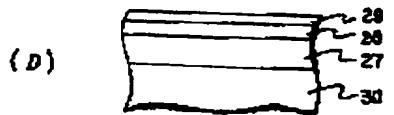
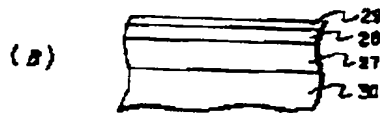
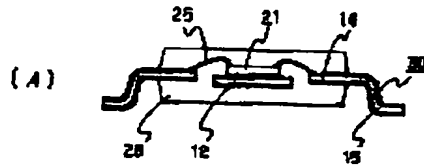
【図7】(A)乃至(C)は本発明の第6の実施の形態のリードフレーム各部の断面構造を示す断面図である。

5 【符号の説明】

30・・・銅又は銅合金からなるリードフレーム素材、
27・・・メッキ下地層、28・・・パラジウム或いは

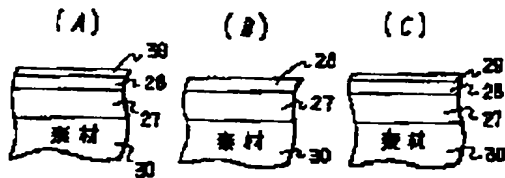
パラジウム合金皮膜、29・・・金メッキ皮膜、39・・・銀メッキ皮膜。

【図1】

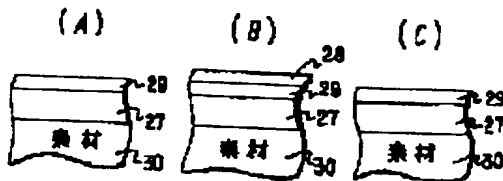


27・・・メッキ下地層
28・・・パラジウム又はその合金膜
29・・・金メッキ皮膜
30・・・銅系素材

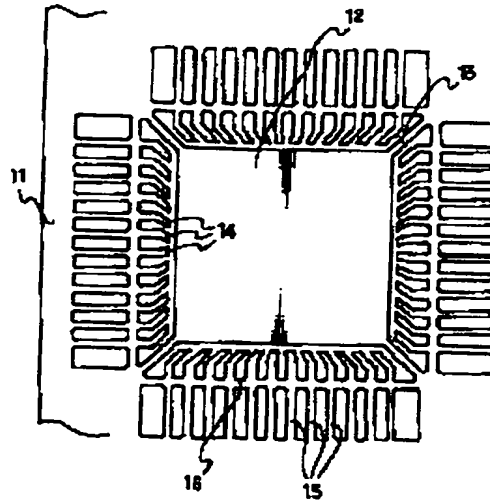
【図3】



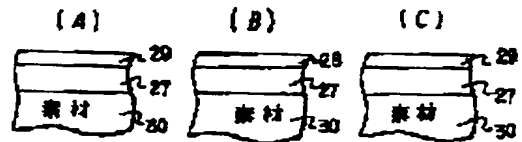
【図6】



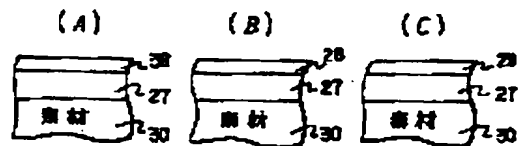
【図2】



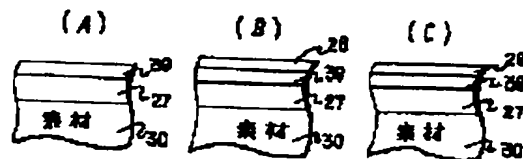
【図4】



【図5】



【図7】



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-307050

(43)Date of publication of application : 28.11.1997

(51)Int.Cl.

H01L 23/50

(21)Application number : 08-119167

(71)Applicant : SONY CORP

(22)Date of filing : 14.05.1996

(72)Inventor : AKAGI KAZUTO

MINAMI TOSHIHIKO

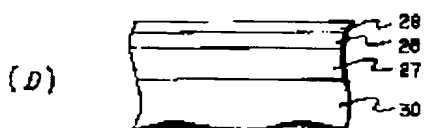
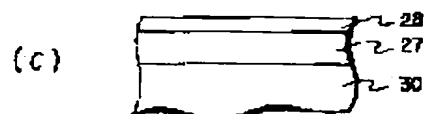
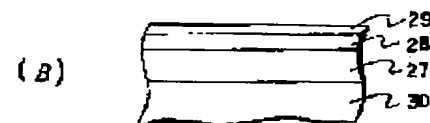
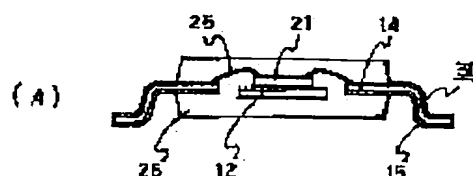
HOSOKAWA HIROAKI

(54) LEAD FRAME AND SEMICONDUCTOR DEVICE USING IT

(57)Abstract:

PROBLEM TO BE SOLVED: To secure close adherence between a lead and a sealing resin trying to improve adherence of solder on an outer lead frame as well as to keep a good adhesive strength and so on between a chip mount of a lead frame and a wire bonding of an inner lead.

SOLUTION: To form the most surface of a lead frame made of copper or copper alloy material 30 by plating 29 made of gold or silver on a chip mount and a wire bonding area of an inner lead, plating 28 made of palladium or palladium alloy in the back of the chip mount sealed by a sealing resin 26 and the back of the inner lead, and gold plating film 29 in at least the soldered area of an outer lead 15.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

09-307050

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 5 1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

10

CLAIMS

[Claim(s)]

- 15 [Claim 1] The leadframe which forms palladium or a palladium alloy film in the front face of the above-mentioned material through a ground deposit extensively directly, forms the plating coat which consists of gold or silver in the leadframe using the metal which makes copper or a copper alloy a principal component as a material on the palladium on the chip loading section and the front face of an inner lead, or a palladium alloy film, and is characterized by the bird clapper.
- 20 [Claim 2] In the leadframe using the metal which makes copper or a copper alloy a principal component as a material, gold or a silver plating coat is directly formed in the chip loading section front face and inner lead front face of the above-mentioned material through a ground deposit, and they are the rear face of the above-mentioned chip loading section, and the leadframe of an inner lead which forms palladium or a palladium alloy film in the rear face of a wire joint through a ground plating coat directly
- 25 at least, and is characterized by the bird clapper.
- [Claim 3] The leadframe of an outer lead according to claim 1 or 2 which forms a gold plate coat as the maximum surface layer on a soldering partial front face, and is characterized by the bird clapper at

least.

[Claim 4] In the leadframe using the metal which makes copper or a copper alloy a principal component as a material, a gold plate coat is extensively formed in the front face of the above-mentioned material through a ground deposit directly, and even if there are little rear face of the chip loading section and
5 inner SODO, it comes to form palladium or a palladium alloy film on the gold plate coat of the rear face of a wire joint. The leadframe characterized by things.

[Claim 5] In the leadframe using the metal which makes copper or a copper alloy a principal component as a material, a silver plating coat is extensively formed in the front face of the above-mentioned material through a ground deposit directly, and they are the rear face of the chip loading section, and
10 the leadframe of an inner lead which forms palladium or a palladium alloy film on the silver plating coat of the rear face of a wire joint at least, and is characterized by the bird clapper.

[Claim 6] The leadframe according to claim 5 which forms a gold plate coat all over the outer lead of a leadframe, and is characterized by the bird clapper.

[Claim 7] The semiconductor device characterized by using a leadframe according to claim 1, 2, 3, 4, 5,
15 or 6.

[Translation done.]

20 * NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

25 2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

5 [Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] this invention relates to the semiconductor device using the leadframe which used copper or the copper alloy as a material, and its leadframe.

[0002]

10 [Description of the Prior Art] As a leadframe for semiconductor devices, generally, it is made from copper or a copper alloy, and what gave silver plating to the chip loading field and the inner lead section is used. And after chip bonding, wirebonding, and a resin seal are completed, solder plating processing is performed to an outer-lead portion, the garbage of a leadframe is cut after an appropriate time, and separating each semiconductor device is performed.

15 [0003] Moreover, the leadframe for semiconductor devices which covered palladium or the palladium alloy on the front face of the chip loading section, wirebonding, or both is introduced to JP,63-49382,B. And forming noble-metals plating coats, such as silver and gold, on an outer-lead portion is introduced to JP,5-109958,A at least to raise solder wettability.

[0004]

20 [Problem(s) to be Solved by the Invention] By the way, what gave silver plating to conventional general technology, i.e., a chip loading field, and the conventional inner lead section is used as a leadframe. After performing chip bonding to a leadframe, wirebonding, and a resin seal, according to the technology of giving solder plating to an outer-lead portion before the cut of the garbage of a leadframe Formation of plating needed to be performed in two completely different stages of the
25 manufacture stage of a leadframe, and the abbreviation end stage of manufacture of a semiconductor device, therefore increase of a manufacturing cost was caused, and it had become the big factor which obstructs the bottom of the low price of a semiconductor device.

[0005] It has the advantage that the technology introduced to JP,63-49382,B to it is the manufacture stage of a leadframe, namely, it is a stage after leadframe fabrication, and there is no need of performing plating processing of the sake on a soldering disposition, before the garbage cut of an after [a resin seal] leadframe since palladium or a palladium alloy have good soldering nature, if it is plating palladium or its alloy to the chip loading section of a leadframe, the wirebonding section, and an external lead. Therefore, there is a big advantage that reduction of a manufacture man day can be aimed at.

[0006] However, the technology introduced to this JP,63-49382,B has the property for a catalysis to be large and to adsorb the organic substance, therefore had the problem that good solder wettability was not obtained in an outer lead as palladium was generally known. but we decided to form a silver plating coat in an outer lead according to the technology indicated by above-mentioned JP,5-109958,A -- although it can tell a case that solder wettability improves, however if it does so, other problems will arise First, in forming a silver plating coat, there is a possibility it not only reduces worth of a product remarkably, but that the problem of sulfuration occurs on a silver property, it may become a problem from the former and silver migration may occur.

[0007] Moreover, since surely solder wettability improves in an outer-lead portion in forming the plating coat of not silver but gold, it is desirable.

[0008] However, since there is almost no oxidizing quality and an oxide film is not formed, as for gold, an adhesive property with a closure resin has a problem of a low. That is, although an oxide film with those thin by the ordinary plating film which is desirable since an adhesive property with a closure resin becomes high, and is formed on the surface of a leadframe to whom the front face oxidized for a while in the portion by which a resin seal is carried out is formed and *****'s of a leadframe is [a required adhesive property with a closure resin] common, chemical stability of gold is high, and since an oxide film is hardly formed, a required adhesive property is not acquired.

[0009] moreover, when palladium or a palladium alloy film was directly formed in the chip loading section through a plating Shimoji layer like the technology of JP,63-49382,B, there was a problem of falling as compared with the case where the bonding strength of a chip and the chip loading section

forms a silver plating coat like before

[0010] While aiming at improvement in solder wettability of an outer-lead portion, succeeding in this invention that such a trouble should be solved, and maintaining good nature, such as an adhesive property in the chip loading section of a leadframe, and the wirebonding section of an inner lead, it aims
5 at raising adhesion with the closure resin of a lead.

[0011]

[Means for Solving the Problem] this invention is silver or a gold plate coat, about the chip loading section rear face and inner lead section rear face which are closed with a closure resin, is palladium or a palladium alloy film, and makes [section / wirebonding / of an inner lead / the chip loading section
10 and / portion / soldering / at least] the maximum front face of the leadframe which used copper or the copper alloy as a material the thing of an outer lead to form by the gold plate coat. According to this invention, since the chip loading section and the maximum front face of an inner lead were formed with noble metals called gold or silver, they strengthen connection resilience etc. as usual and do not have a possibility that it may be accompanied by fall about reliability and assembly nature.

15 [0012] And about the chip loading section rear face and inner lead section rear face which are closed with a closure resin, since it sets like an erector and an oxide film is formed in a front face, since the maximum front face is palladium or its alloy film, and a surface state serves as a split face, when a resin seal is carried out, adhesion with a closure resin becomes good, as a result it is high unreliable.

[0013] Moreover, since solder wettability increases by forming the maximum front face of an
20 outer-lead portion by the gold plate coat, soldering nature improves.

[0014] And since the process which plates before the garbage cut of an after [a resin seal] leadframe with a natural thing can be made unnecessary, reduction of a man day can also be aimed at.

[0015] A deer is carried out, and according to this invention, low-pricing of the semiconductor device by curtailment of a man day, stabilization of quality which can be set like an erector, improvement in
25 reliability, and improvement in soldering nature can be aimed at simultaneously.

[0016]

[Embodiments of the Invention] Hereafter, this invention is explained in detail according to the gestalt

of illustration implementation.

[0017] The cross section of the semiconductor device with which drawing 1 (A) or (D) shows the gestalt of operation of the 1st of this invention, and (A) used the leadframe. The cross section showing plating coat structure [in / the front face of the chip loading section of a leadframe and the wirebonding section / in (B)], It is the cross section (the rear face has turned up) in which (C) shows the plating coat structure on a chip loading section rear face and the rear face of an inner lead, and the cross section in which (D) shows the plating coat structure on the front face of partial of an outer lead which should solder at least, and drawing 2 is the plan of this leadframe.

[0018] In a drawing, the supporter with which the guide-rail section and 12 support the chip loading section, and, as for 13, 11 supports the chip loading section 12, and 14 are tie rods with which an inner lead and 15 connect an outer lead and 16 connects between each outer lead. The leadframe shown in this drawing 2 is formed etching or by carrying out press working of sheet metal in the metal plate which consists of copper or a copper alloy. And plating processing is carried out after etching or press working of sheet metal after that. This plating is explained in detail later.

[0019] Bonding of the semiconductor chip 21 is carried out to the chip loading section 12 after plating processing, and bonding of between each electrode of this semiconductor chip 21 and the inner leads 14 corresponding to it is carried out by the wire 25. Then, a semiconductor chip 21, the chip loading section 12, an inner lead 14, and a wire 25 are closed with a resin 26. And while the garbage of a leadframe is cut and each semiconductor device becomes independent after that, each outer lead 15 also becomes independent mutually. Drawing 1 (A) shows the outline of the state.

[0020] By the way, the feature of the gestalt of this operation is in plating of the front face of a leadframe, and plating coat structure changes with places. It is explained in detail according to drawing 1 (B) or (D). In a drawing, the material which 30 becomes from copper or a copper alloy, and 27 are the plating ground layers formed in the front face of a material 30, and consist of nickel, and thickness is about about 0.5 micrometers. This plating is 3 A/cm². It is carried out by supplying the direct current (current-value regularity) of a grade as a plating current, consequently is precise membraneous quality, and a plating film with a smooth front face is obtained. Therefore, it is hard to produce defects, such as

a pinhole. This becomes the factor which turns into a factor which make hard to generate the local battery between a material and a plating maximum surface layer, as a result suppresses advance of the corrosion by the local battery.

5 [0021] 28 is the plating coat which consists of the palladium or the palladium alloy formed in the front face of the plating ground layer 27, for example, has the thickness of about about 0.05 micrometers. 29 is the golden coat formed on the plating coat 28 which consists of palladium or a palladium alloy, for example, has the thickness of about about 0.005 micrometers.

10 [0022] And the plating coat structure of the front face of a portion of the chip loading section 12 and the inner lead section 14 where bonding of the wire is carried out at least As shown in drawing 1 (B), the ground plating films 27, such as nickel, are formed in the front face of a material 30. The plating coat 28 which consists of palladium or a palladium alloy is formed in the front face of this film 27. It is the structure in which the gold plate coat 29 was formed in this film 28 front face, the maximum front face calls it gold, reaches to an extreme, chemical stability is high, since it is formed with noble metals with small electric resistance, the connectability of a chip and a wire is very good and highly reliable chip bonding and wirebonding are made.

20 [0023] Next, the plating coat structure of the rear face of the chip loading section 12, and the rear face of the inner lead section 14 As shown in drawing 1 (C), the ground plating films 27, such as nickel, are formed in the front face of a material 30. It is the structure in which the plating coat 28 which consists of palladium or a palladium alloy was formed on the front face of this film 27, and since the maximum front face on the back (a rear face turns up) consists of palladium or a palladium alloy, it sets like an erector, an oxide film is formed in a front face, and a surface state serves as a split face. Therefore, when a resin seal is carried out, adhesion with a closure resin becomes good, as a result it is high unreliable.

25 [0024] Next, the plating coat structure of the front face of a portion of succeeding in at least soldering of an outer lead 15 As shown in drawing 1 (D), the ground plating films 27, such as nickel, are formed in the front face of a material 30. Since it is the structure which formed in the front face of this film 27 the plating coat 28 which consists of palladium or a palladium alloy, and formed the gold plate coat 29

in this film 28 front face and the maximum front face consists of a good metal of solder wettability called gold extremely The soldering nature in the case of mounting a semiconductor device in a printed circuit board etc. becomes good.

5 [0025] (B) shows the plating coat structure on a chip loading section rear face and the rear face of an inner lead, and (C) shows the plating coat structure on the front face of partial of an outer lead which should solder at least for plating coat structure [in / the front face of the chip loading section of a leadframe, and the wirebonding section / drawing 3 (A) or (C) is the cross section showing the gestalt of operation of the 2nd of this invention, and / in (A)]. In addition, as for drawing 3 (B), the rear face has turned up. Also in drawing 4 (B) which shows the gestalt of operation after the gestalt of the 3rd operation, drawing 5 (B), drawing 6 (B), and drawing 7 (B), it is the same.

10 [0026] The gestalt of this operation is different only in that the maximum front face in the front face of the chip loading section and the wirebonding section consists of a silver plating coat (39), and common in the gestalt of the 1st operation at the other point. And only the point which omits the explanation and is different about a common point since it is already explanation ending is explained.

15 [0027] In drawing 3 , 39 is the silver plating coat formed in the palladium of the chip loading section of a leadframe, and the wirebonding section, or the front face of the alloy coat 28, and thickness is 1 micrometer.

20 [0028] Since the maximum front face of the chip loading section of a leadframe and the wirebonding section is formed with noble metals with the small electric resistance of silver according to the gestalt of this operation, the connectability of a chip and a wire is very good and highly reliable chip bonding and wirebonding are made.

25 [0029] (B) shows the plating coat structure on a chip loading section rear face and the rear face of an inner lead, and (C) shows the plating coat structure on the front face of partial of an outer lead which should solder at least for plating coat structure [in / the front face of the chip loading section of a leadframe, and the wirebonding section / drawing 4 (A) or (C) is the cross section showing the gestalt of operation of the 3rd of this invention, and / in (A)]. The gestalt of this operation is different from the gestalt of the 1st operation only in that the gold plate coat 29 which accomplishes the maximum

surface through the front face of the chip loading section and the wirebonding section and the plating coat 28 to which the plating coat structure in the outer-lead portion 15 consists of palladium or a palladium alloy on the ground deposits 27, such as nickel, is formed.

5 [0030] Thus, the mode which forms directly the gold plate coat 29 which accomplishes the chip loading section and the wirebonding section, and the maximum surface of the outer-lead portion 15 on the ground deposits 27, such as nickel, can also carry out this invention. In addition, since the gestalt of the 1st operation is common points other than this and the gestalt of this operation is already explanation ending about the common point, the explanation is omitted. In addition, the plating coat structure on a chip loading section rear face and the rear face of an inner lead is the same as the
10 gestalt of the 1st and the 2nd operation, and the maximum front face is too formed of the plating coat 28 which consists of palladium or a palladium alloy.

[0031] (B) shows the plating coat structure on a chip loading section rear face and the rear face of an inner lead, and (C) shows the plating coat structure on the front face of partial of an outer lead which should solder at least for plating coat structure [in / the front face of the chip loading section of a
15 leadframe, and the wirebonding section / drawing 5 (A) or (C) is the cross section showing the gestalt of operation of the 4th of this invention, and / in (A)]. The gestalt of this operation is different from the gestalt of the 3rd operation only in [which is shown in drawing 4] that the maximum front face of the chip loading section and the wirebonding section is formed not of a gold plate coat but of the silver plating coat 39.

20 [0032] Since the maximum front face of the chip loading section of a leadframe and the wirebonding section is formed with noble metals with the small electric resistance of silver according to the gestalt of this operation, the connectability of a chip and a wire is very good and it is the same as the case where it is the gestalt of implementation of the thing 2nd which highly reliable chip bonding and wirebonding can carry out.

25 [0033] (B) shows the plating coat structure on a chip loading section rear face and the rear face of an inner lead, and (C) shows the plating coat structure on the front face of partial of an outer lead which should solder at least for plating coat structure [in / the front face of the chip loading section of a

leadframe, and the wirebonding section / drawing 6 (A) or (C) is the cross section showing the gestalt of operation of the 5th of this invention, and / in (A)]. The gestalt of this operation forms extensively in the front face of a material 30 the plating ground 27 which consists of nickel plating, forms the gold plate coat 29 in this plating ground layer 27 front face generally further, and comes to form the plating coat 28 which consists of palladium or its alloy on a chip loading section rear face and an inner lead rear face.

[0034] Since the maximum front face of the chip loading section of a leadframe and the wirebonding section is formed with noble metals with the small electric resistance of gold according to the gestalt of this operation, the connectability of a chip and a wire is very good. And since the plating coat 28 which consists of palladium or its alloy is formed on the chip loading section rear face and the inner lead rear face, when a resin seal is carried out, adhesion with a closure resin becomes good, as a result it is high unreliable.

[0035] And the maximum front face consists of a gold plate coat 29, and since solder leakage nature of gold is good, soldering nature is good [as for an outer lead].

[0036] (B) shows the plating coat structure on a chip loading section rear face and the rear face of an inner lead, and (C) shows the plating coat structure on the front face of an outer lead for plating coat structure [in / the front face of the chip loading section of a leadframe, and the wirebonding section / drawing 7 (A) or (C) is the cross section showing the gestalt of operation of the 6th of this invention, and / in (A)].

[0037] The gestalt of this operation uses as the silver plating coat 39 the plating coat extensively formed on the plating ground layer 27 which is shown in drawing 6 , and which was extensively formed in the front face of a material 30 with the gestalt of the 5th operation, and although it is different at the point which formed the gold plate coat 29 extensively on the surface of the outer lead, it is common at the other point.

[0038] Since the maximum front face of the chip loading section of a leadframe and the wirebonding section is formed with noble metals with the small electric resistance of silver according to the gestalt of this operation, the connectability of a chip and a wire is very good. Moreover, since the gold plate

coat 29 was formed in the maximum front face of an outer lead, the problem of the silver migration produced when the silver plating coat 39 is used is avoidable. And since the maximum front face of an outer lead is the gold plate coat 29, soldering nature is good.

5 [0039] Moreover, since the plating coat 28 which consists of palladium or its alloy is formed on the chip loading section rear face and the inner lead rear face, when a resin seal is carried out, adhesion with a closure resin becomes good; as a result it is high unreliable.

[0040] In addition, although the plating coat 28 which consists of palladium or its alloy, the gold plate coat 29, and the silver plating coat 39 are formed as a ground film through the plating ground films 27, such as nickel, that is, you may make it form them in a material 30 directly through the plating ground film 27 in the gestalt of each above-mentioned implementation.

10 [0041]

[Effect of the Invention] According to this invention, since it formed with gold, silver, palladium, or the noble metals like a palladium alloy, the chip loading section and the maximum front face of an inner lead can strengthen connection resilience etc., and do not have a possibility that it may be accompanied by fall about reliability and assembly nature.

15 [0042] And about the chip loading section rear face and inner lead section rear face which are closed with a closure resin, since the maximum front face is palladium or its alloy film, when a resin seal is carried out, adhesion with a closure resin becomes good, as a result it is high unreliable [it sets like an erector and an oxide film is formed in a front face, and].

20 [0043] Moreover, since solder wettability increases by forming the maximum front face of an outer-lead portion by the gold plate coat, soldering nature improves.

[0044] And since the process which plates before the garbage cut of an after [a resin seal] leadframe with a natural thing can be made unnecessary, reduction of a man day can also be aimed at.

25 [0045] A deer is carried out, and according to this invention, low-pricing of the semiconductor device using the leadframe itself and it by curtailment of a man day, stabilization of quality which can be set like an erector, improvement in reliability, and improvement in soldering nature can be aimed at simultaneously.

[Translation done.]

5 * NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

10 2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

15 DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] (A) Or the cross section of the semiconductor device with which (D) shows the gestalt of operation of the 1st of this invention, and (A) used the leadframe, The cross section showing the structure which shows plating coat structure [in / the front face of the chip loading section of a leadframe, and the wirebonding section / in (B)], The cross section in which (C) shows the plating coat structure on a chip loading section rear face and the rear face of an inner lead, and (D) are the cross sections showing the plating coat structure on the front face of partial of an outer lead which should solder at least.

20 [Drawing 2] It is the plan showing the leadframe of the gestalt of the 1st operation.

[Drawing 3] (A) Or (C) is the cross section showing the cross-section structure of each part of a leadframe of the gestalt of operation of the 2nd of this invention.

[Drawing 4] (A) Or (C) is the cross section showing the cross-section structure of each part of a leadframe of the gestalt of operation of the 3rd of this invention.

[Drawing 5] (A) Or (C) is the cross section showing the cross-section structure of each part of a leadframe of the gestalt of operation of the 4th of this invention.

5 [Drawing 6] (A) Or (C) is the cross section showing the cross-section structure of each part of a leadframe of the gestalt of operation of the 5th of this invention.

[Drawing 7] (A) Or (C) is the cross section showing the cross-section structure of each part of a leadframe of the gestalt of operation of the 6th of this invention.

[Description of Notations]

10 30 [... Palladium or a palladium alloy coat, 29 / ... A gold plate coat, 39 / ... Silver plating coat] ... The leadframe material, 27 which consist of copper or a copper alloy ... A plating ground layer, 28

15 [Translation done.]